

## SEMICONDUCTOR DEVICE

Patent Number: JP2000031351  
Publication date: 2000-01-28  
Inventor(s): KUBOTA TOSHIRO  
Applicant(s): TOSHIBA CORP  
Requested Patent:  JP2000031351 (JP00031351)  
Application Number: JP19980193516 19980709  
Priority Number(s):  
IPC Classification: H01L23/34  
EC Classification:  
Equivalents:

---

### Abstract

---

**PROBLEM TO BE SOLVED:** To provide a semiconductor device with high radiating effect.  
**SOLUTION:** A semiconductor chip 12 is mounted on a first heat sink 11. Electrode of the semiconductor chip 12 are joined electrically to each corresponding electrode of a lead frame 13 with a bonding wire 14. A bump 16 is formed on a power transistor region 12a of the semiconductor chip 12. A second heat sink 17 is mounted directly on the power transistor region 12a with a bump 16. The first heat sink 11, the semiconductor chip 12, the lead frame 13, the bonding wire 14, the bump 16, and the second heat sink 17 are sealed with resin 15. In this case, one face of the first heat sink 11 and one face of the second heat sink 17 are exposed.

---

Data supplied from the esp@cenet database - I2

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-31351

(P2000-31351A)

(43)公開日 平成12年1月28日 (2000.1.28)

(51)Int.Cl.<sup>7</sup>

H 01 L 23/34

識別記号

F I

H 01 L 23/34

テーマコード(参考)

B 5 F 0 3 6

## 審査請求 未請求 請求項の数6 OL (全4頁)

(21)出願番号

特願平10-193516

(22)出願日

平成10年7月9日 (1998.7.9)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 久保田 敏郎

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(74)代理人 100083161

弁理士 外川 英明

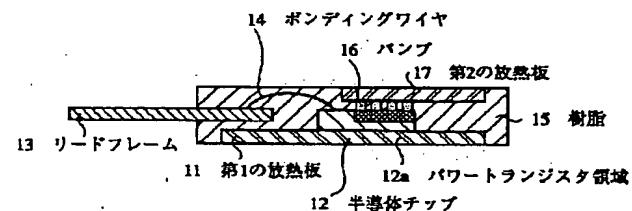
Fターム(参考) 5F036 AA01 BB08 BB21 BC06 BE01

## (54)【発明の名称】 半導体装置

## (57)【要約】

【課題】 放熱効果の高い半導体装置を提供するものである。

【解決手段】 第1の放熱板11に半導体チップ12が装着されている。半導体チップ12の各々の電極は、ボンディングワイヤ14により対応したリードフレーム13の各々の電極に電気的に接続されている。半導体チップ12のパワートランジスタ領域12aにバンプ16が形成されている。バンプ16を介してパワートランジスタ領域12a上に、第2の放熱板17が直接装着されている。第1の放熱板11、半導体チップ12、リードフレーム13、ボンディングワイヤ14、バンプ16および第2の放熱板17は、樹脂15で封止されている。第1の放熱板11および第2の放熱板17の一方の面は、露出されている。



## 【特許請求の範囲】

【請求項 1】 半導体チップと、  
この半導体チップの一方の面に装着された第1の放熱板と、  
前記半導体チップのもう一方の面である能動素子面側に  
装着された第2の放熱板とを具備することを特徴とする  
半導体装置。

【請求項 2】 半導体チップと、  
この半導体チップの一方の面に装着された第1の放熱板と、  
前記半導体チップのもう一方の面である能動素子面側に  
装着された第2の放熱板と、  
前記半導体チップ、前記第1の放熱板および前記第2の  
放熱板が封止された樹脂とを具備することを特徴とする  
半導体装置。

【請求項 3】 前記第1の放熱板および前記第2の一方  
の面は、前記樹脂から露出されていることを特徴とする  
請求項2記載の半導体装置。

【請求項 4】 前記第2の放熱板は、バンプを介して前  
記半導体チップに装着されていることを特徴とする請求  
項1乃至請求項3記載の半導体装置。

【請求項 5】 前記第2の放熱板は、前記第1の放熱板  
に接続されていることを特徴とする請求項1乃至請求項  
4記載の半導体装置。

【請求項 6】 半導体チップと、  
前記半導体チップの一方の面に装着された第1の放熱板  
と、  
前記半導体チップのもう一方の面である能動素子面側に  
形成されたバンプと、  
前記バンプを介して前記半導体チップと電気的に接続さ  
れたベース基板と、  
前記ベース基板に形成され且つ前記バンプに装着されて  
いる第2の放熱板とを具備することを特徴とする半導体  
装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、放熱効果の高い半  
導体装置に関する。

## 【0002】

【従来の技術】 集積回路（IC）の中でも、特にパワー  
ICの分野においては、樹脂封止したICの発熱を効率  
的に放熱させるため、放熱板の一方の面上にチップを  
装着し、さらに放熱板のもう一方の面を樹脂封止後も露出  
させることによって、放熱効果を高め、熱抵抗を低減して  
いた。

【0003】 図4は、従来技術による半導体装置の断面  
図である。放熱板21の一方の面上に半導体チップ22が  
装着され、半導体チップ22の各々の電極は、ボンディ  
ングワイヤ24により対応したリードフレーム23の各々に  
電気的に接続され、放熱板21、半導体チップ2

2、リードフレーム23およびボンディングワイヤ24  
は、樹脂25によって封止されている。放熱板21の一方の面は露出されている。

## 【0004】

【発明が解決しようとする課題】 このように従来技術では、半導体チップの裏面に装着された放熱板によって、半導体チップから出る熱を半導体チップの裏面から放熱板に伝えて発散させていたが、半導体チップの裏面からの熱の発散では十分ではない。また、半導体装置の小型化により、放熱板の大きさも小さくなるので、半導体チップの裏面に装着された放熱板からのみでは、熱の発散の効率が悪くなる。本発明の目的は、放熱効果の高い半導体装置を提供するものである。

## 【0005】

【課題を解決するための手段】 本発明による半導体装置は、半導体チップと、この半導体チップの一方の面に装着された第1の放熱板と、前記半導体チップのもう一方の面である能動素子面側に装着された第2の放熱板とを具備することを特徴としている。また、半導体チップと、この半導体チップの一方の面に装着された第1の放熱板と、前記半導体チップのもう一方の面である能動素子面側に装着された第2の放熱板と、前記半導体チップ、前記第1の放熱板および前記第2の放熱板が封止された樹脂とを具備し、前記第1の放熱板および前記第2の一方の面は、前記樹脂から露出されていることを特徴としている。

【0006】 また、前記第2の放熱板は、バンプを介して前記半導体チップに装着されていること、前記第2の放熱板は、前記第1の放熱板に接続されていることを特徴としている。

【0007】 また、本発明の半導体装置は、半導体チップと、前記半導体チップの一方の面に装着された第1の放熱板と、前記半導体チップのもう一方の面である能動素子面側に形成されたバンプと、前記バンプを介して前記半導体チップと電気的に接続されたベース基板と、前記ベース基板に形成され且つ前記バンプに装着されている第2の放熱板とを具備している。本発明によれば、半導体チップの能動素子面側に放熱板を装着させることにより、半導体チップから出る熱を効率的に発散することができる。

## 【0008】

【発明の実施の形態】 以下、図面を参照しながら本発明  
の実施の形態について説明する。図1は、本発明による  
第1の実施の形態の半導体装置における断面図である。  
第1の放熱板11に半導体チップ12が装着されてい  
る。半導体チップ12の各々の電極は、ボンディングワ  
イヤ14により対応したリードフレーム13の各々の電  
極に電気的に接続されている。第1の放熱板11は、銅  
またはその他の金属である。半導体チップ12の最も熱  
を放出するパワートランジスタ領域12aにバンプ16

が形成されている。例えば半田であるバンプ16を介してパワートランジスタ領域12a上に、第2の放熱板17が直接装着されている。第2の放熱板17は、銅あるいはその他の金属で、ボンディングワイヤ14とは接触していない。第1の放熱板11、半導体チップ12、リードフレーム13、ボンディングワイヤ14、バンプ16および第2の放熱板17は、樹脂15で被覆されている。第1の放熱板11および第2の放熱板17の一方の面は、露出されている。

【0009】パワートランジスタ領域12aの能動素子面側にバンプ16を介して直接第2の放熱板17を装着させることにより、放熱面積が増え、パワートランジスタ領域12aから出る熱を第2の放熱板17で効率的に発散させることができる。

【0010】図2は、本発明による第2の実施の形態の半導体装置における断面図である。第1の放熱板11に半導体チップ12が装着されている。半導体チップ12の各々の電極は、ボンディングワイヤ14により対応したリードフレーム13の各々の電極に電気的に接続されている。第1の放熱板11は、銅あるいはその他の金属である。半導体チップ12のパワートランジスタ領域12aにバンプ16が形成されている。第2の放熱板17は、例えば半田であるバンプ16を介してパワートランジスタ領域12a上に直接装着され、且つ第1の放熱板11と接触させている。銅あるいはその他の金属である第2の放熱板17は、ボンディングワイヤ14とは接触していない。第1の放熱板11、半導体チップ12、リードフレーム13、ボンディングワイヤ14、バンプ16および第2の放熱板17は、樹脂15で封止されている。第1の放熱板11の一方の面および第2の放熱板17の一方の少なくとも一部の面は、露出されている。

【0011】パワートランジスタ領域12aの能動素子面側にバンプ16を介して第2の放熱板17を直接装着させることにより、放熱面積が増え、パワートランジスタ領域12aから出る熱を第2の放熱板17で効率的に発散させることができる。また、第1の放熱板11の方が第2の放熱板17よりも面積が大きくとれる場合、第2の放熱板17の一部を第1の放熱板11に接触させることにより、第2の放熱板17に伝わった熱を第1の放熱板11から発散することができる。

【0012】尚、図1および図2において、第2の放熱板17はボンディングワイヤ14の領域上には形成されていないが、ボンディングワイヤ14に接触しなければ、第2の放熱板17の大きさは問わない。また、第2の放熱板17を第1の放熱板11に接触させるのは、樹脂よりも熱伝導率がいい放熱路を介してもよい。

【0013】図3は、本発明による第3の実施の形態の半導体装置における断面図である。第1の放熱板11に半導体チップ12が装着されている。第1の放熱板11は、銅あるいはその他の金属である。半導体チップ12

およびパワートランジスタ領域12aにバンプ16が形成されている。バンプ16を介してCSP (Chip Size Package) 基板18が装着されている。CSP基板18上に半田ボール19が形成されている。半導体チップ12および半田ボール19は、電気的に接続されている。半導体チップ12にバンプ16を介してCSP基板18の第2の放熱板18aが直接装着されている。第1の放熱板11、半導体チップ12、バンプ16およびCSP基板18は、樹脂15で封止されている。第1の放熱板11およびCSP基板18の一方の面は、露出されている。

【0014】パワートランジスタ領域12aの能動素子面側にバンプ16を介してCSP基板18に形成された第2の放熱板18aを直接装着させることにより、放熱面積が増え、パワートランジスタ領域12aから出る熱をCSP基板18の第2の放熱板18aから効率的に放熱ができる。

【0015】尚、図1、図2および図3では、第1の放熱板11は、一方の面を露出して樹脂15で封止されているが、第1の放熱板11は封止している樹脂15よりも突出してもよい。

【0016】本発明の実施の形態では、第2の放熱板の接続はパワートランジスタ領域としているが、半導体チップの放熱する領域ならパワートランジスタ領域以外でもよい。

#### 【0017】

【発明の効果】最も熱を放出するパワートランジスタの能動素子面側にバンプを介して第2の放熱板を装着させることにより、放熱面積が増え、直接第2の放熱板に熱を伝えられるため、パワートランジスタ領域から出る熱を第2の放熱板から効率的に発散することができる。

#### 【図面の簡単な説明】

【図1】本発明による第1の実施の形態の半導体装置における断面図

【図2】本発明による第2の実施の形態の半導体装置における断面図

【図3】本発明による第3の実施の形態の半導体装置における断面図

#### 【図4】従来技術による半導体装置における断面図

#### 【符号の説明】

1 1…第1の放熱板

1 2…半導体チップ

1 2a…パワートランジスタ領域

1 3…リードフレーム

1 4…ボンディングワイヤ

1 5…樹脂

1 6…バンプ

1 7…第2の放熱板

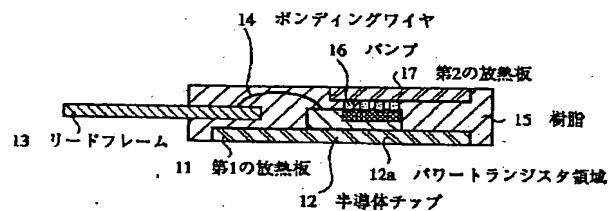
1 8…CSP基板

1 8a…第2の放熱板

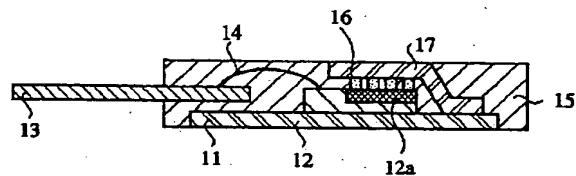
1 9…半田ボール  
2 1…放熱板  
2 2…半導体チップ

2 3…リードフレーム  
2 4…ボンディングワイヤ  
2 5…樹脂

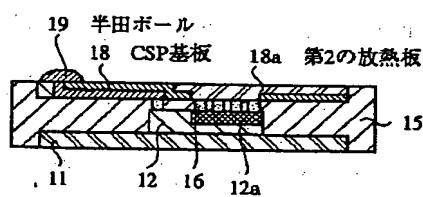
【図1】



【図2】



【図3】



【図4】

